



EPW

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: Ji-sim JUNG, et al. )  
SERIAL NO.: 11/624,273 )  
FILED: January 18, 2007 )  
FOR: ORGANIC ELECTROLUMINESCENT DISPLAY )  
AND METHOD OF FABRICATING THE SAME )

CLAIM FOR PRIORITY

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Commissioner:

Enclosed herewith is a certified copy of Korean Patent Application No. 10-2006-0006270 filed on January 20, 2006. The enclosed Application is directed to the invention disclosed and claimed in the above-identified application.

Applicants hereby claim the benefit of the filing date of January 20, 2006, of the Korean Patent Application No. 10-2006-0006270, under provisions of 35 U.S.C. 119 and the International Convention for the protection of Industrial Property.

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope address to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on:	
January 18, 2007 (Date of Deposit)	
Desiree Bobo (Name of Person Mailing Paper)	
Signature	Date 1-18-07

January 18, 2007

Respectfully submitted,

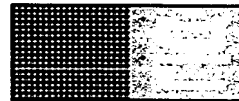
CANTOR COLBURN LLP

By: Karen Jalbert

Karen Jalbert  
Reg. No. 39,237  
Cantor Colburn LLP  
55 Griffin Road South  
Bloomfield, CT 06002  
Telephone: (860) 286-2929  
Fax: (860) 286-0115  
PTO Customer No. 23413



Issue Number : 5-5-2006-015205450



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2006-0006270

Application Number

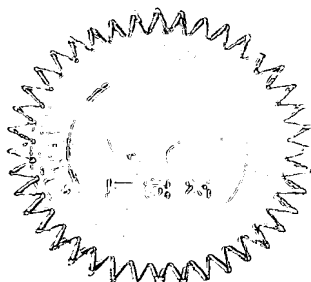
출원년월일 : 2006년 01월 20일

Date of Application JAN 20, 2006

출원인 : 삼성전자주식회사

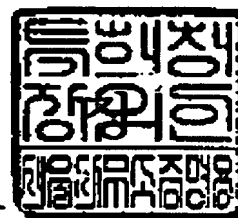
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.

2006년 03월 24일



특허청

COMMISSIONER



◆ This certificate was issued by Korean Intellectual Property Office. Please confirm any forgery or alteration of the contents by an issue number or a barcode of the document below through the KIPOnet- Online Issue of the Certificates' menu of Korean Intellectual Property Office homepage ([www.kipo.go.kr](http://www.kipo.go.kr)). But please notice that the confirmation by the issue number is available only for 90 days.

## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0018
【제출일자】	2006.01.20
【국제특허분류】	H01L
【발명의 국문명칭】	유기발광 디스플레이 및 그 제조방법
【발명의 영문명칭】	Organic light emitting display and fabrication method thereof
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【명칭】	리앤목 특허법인
【대리인코드】	9-2005-100002-8
【지정된변리사】	이영필, 이해영
【포괄위임등록번호】	2005-049725-9
【발명자】	
【성명】	정지심
【성명의 영문표기】	JUNG, Ji Sim
【주민등록번호】	780305-2068617
【우편번호】	402-070
【주소】	인천 남구 문학동 313번지 대청빌라 101호
【국적】	KR
【발명자】	
【성명】	권장연
【성명의 영문표기】	KWON, Jang Yeon

**【주민등록번호】** 740710-1069012  
**【우편번호】** 463-858  
**【주소】** 경기 성남시 분당구 정자동 미켈란쉐르빌 0동 3403호  
**【국적】** KR  
**【발명자】**  
**【성명】** 김종만  
**【성명의 영문표기】** KIM, Jong Man  
**【주민등록번호】** 740302-1167721  
**【우편번호】** 143-747  
**【주소】** 서울 광진구 군자동 98번지 세종대학교 전자공학과  
**【국적】** KR  
**【발명자】**  
**【성명】** 박경배  
**【성명의 영문표기】** PARK, Kyung Bae  
**【주민등록번호】** 740727-1000712  
**【우편번호】** 131-752  
**【주소】** 서울 중랑구 면목7동 현대아파트 102동 1701호  
**【국적】** KR  
**【발명자】**  
**【성명】** 타카시 노구치  
**【성명의 영문표기】** TAKASHI, Noguchi  
**【주소】** 경기도 성남시 분당구 정자동 상록마을 우성아파트 321동  
502호  
**【국적】** JP  
**【취지】** 특허법 제42조의 규정에 의하여 위와 같이 출원합니다.

대리인

리앤목 특허법인 (인)

**【수수료】**

【기본출원료】	0	면	38,000	원
【가산출원료】	27	면	0	원
【우선권주장료】	0	건	0	원
【심사청구료】	0	항	0	원
【합계】	38,000	원		

## 【요약서】

### 【요약】

유기발광디스플레이에 관해 기술한다. 유기발광디스플레이는: 기판에 배열되는 각 화소마다 마련되는 OLED; 스토리지 커패시터가 있는 제1영역 및 복수의 TFT가 있는 제2영역을 포함하는 회로부; 복수의 절연층을 가지는 것으로, 상기 커패시터의 양 전극 사이에 위치하는 부분과 상기 TFT 등을 덮는 부분을 가지는 ILD층;을 구비하며, 상기 ILD층의 적어도 하나의 절연층에 하부의 다른 절연층이 노출되는 윈도우가 형성되어 상기 제1영역에서 상기 ILD층의 두께가 제2영역에 비해 얇은 두께를 가진다. 본 발명에 따르면 적어도 2 층의 절연층으로 된 ILD층을 사용하고 그리고 스토리지 커패시터의 영역에서는 일부 층이 제거됨으로써 스토리지 커패시터의 용량의 증대에 따른 스토리지 커패시터의 차지 면적의 감소가 가능하며 발광영역의 면적을 확대할 수 있다.

### 【대표도】

도 2

### 【색인어】

OLED, 다결정, 스토리지, 커패시터, TFT

## 【명세서】

### 【발명의 명칭】

유기발광 디스플레이 및 그 제조방법{Organic light emitting display and fabrication method thereof}

### 【도면의 간단한 설명】

- <1>           도 1는 본 발명의 일 실시예에 따른 유기발광디스플레이의 등가회로도이다.
- <2>           도 2는 도 1에 도시된 본 발명에 따른 디스플레이의 한 화소의 레이아웃을 보인다.
- <3>           도 3은 본 발명에 따른 디스플레이를 보이는 도 2의 A - A' 선 단면도이다.
- <4>           도 4a 내지 도 4i는 본 발명에 따른 유기발광디스플레이의 반도체 회로부의 제조공정도이다.

### 【발명의 상세한 설명】

### 【발명의 목적】

### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <5>           본 발명은 TFT 유기발광 디스플레이 및 그 제조방법{TFT organic light emitting display and Fabrication method thereof}에 관한 것이다.
- <6>           유기 발광 다이오드(OLED)를 이용하는 능동형 컬러 화상 표시 장치는 각 화소가 아날로그 화상 신호를 샘플링하는 스위칭(샘플링) 트랜지스터, 화상 신호를 유지하는 저장 커패시터(storage capacitor) 및, 저장 커패시터에 축적된 화상 신

호 전압에 따라 OLED에 공급되는 전류를 제어하는 구동(드라이빙) 트랜지스터를 구비한다.

<7> 이러한 구조의 유기발광 디스플레이의 각 화소는 트랜지스터들이 배치되는 영역, 상기 스토리지 커패시터가 위치하는 영역 및 유기발광소자가 형성되는 영역으로 나뉜다.

<8> 이러한 유기발광 디스플레이의 다양한 과제 중 하나는 단위 화소에서의 유기발광소자의 면적을 확대하여 디스플레이의 발광 휘도를 높이는 것이다. 320\*240의 해상도를 가지는 2 인치 QVGA(Quater Video Graphic Adapter) 유기발광 디스플레이의 경우 한 서브픽셀의 면적이  $51\mu\text{m} \times 153\mu\text{m}$  정도이다. 유기발광소자의 면적을 높여 발광휘도를 높이기 위해서는 다른 영역의 축소가 필요하다. 상기 스토리지 커패시터의 경우는 전극 간의 갭 좁힘이나 유전율이 높은 물질의 사용 등에 의해 용량의 확대가 가능하기 때문에 물리적 구조의 변경에 의해 차지 면적을 감소시킬 수 있다.

<9> 그러나, 유기발광 디스플레이에서의 스토리지 커패시터는 상기 트랜지스터들이 제조되는 과정에서 같이 얻어지는 것이기 때문에 트랜지스터들을 이루는 구성요소의 구조 및 물질에 제약을 받는다. 스토리지 커패시터의 유전물질층은 TFT의 게이트 위에 형성되는 ILD(Interlayer dielectric)와 동일 물질층이다. 종래의 유기발광 디스플레이는 단일층 구조의 ILD를 포함하며 이 ILD 층의 두께는 게이트와 그 위에 형성되는 금속층과의 전기적 절연이 유지되어야 하기 때문에 ILD 층의 두께 감소는 한계가 있다. 일반적으로 QVGA 유기발광 디스플레이의 스토리지 커패시터는



약 1 pF 정도의 용량을 필요로 하며, 따라서 아무리 ILD층의 두께를 얇게 하더라도 위의 용량은 유지되어야 한다.

### 【발명이 이루고자 하는 기술적 과제】

<10> 본 발명의 목적은 제한된 크기의 화소 영역 내에서 스토리지 커패시터의 차지 면적이 효과적으로 감소한 유기발광 디스플레이 및 이의 제조방법을 제공하는 것이다.

<11> 따라서 본 발명의 다른 목적은 발광 면적이 증대된 유기발광디스플레이 및 이의 제조방법을 제공하는 것이다.

### 【발명의 구성】

<12> 본 발명에 따른 유기발광디스플레이는:

<13> 각 화소마다 마련되는 OLED;

<14> 복수의 TFT 및 스토리지 커패시터를 포함하는 회로부;

<15> 복수의 절연층을 가지는 것으로, 상기 커패시터의 양 전극 사이에 위치하는 제1영역과 상기 TFT 등을 덮는 제2영역을 가지는 ILD층;을 구비하며,

<16> 상기 ILD층의 적어도 하나의 절연층에 하부의 다른 절연층의 노출되는 개구부가 형성되어 상기 제1영역에서 상기 ILD층의 두께가 제2영역에 비해 얇은 두께를 가진다.

<17> 본 발명에 따라, 화소마다 마련되는 OLED, 복수의 TFT 및 스토리지 커패시터를 포함하는 유기발광디스플레이를 제조하는 방법은:

- <18> 기판 상에 다결정 실리콘을 형성하는 단계;
- <19> 상기 다결정 실리콘을 패터닝하여 유기발광 디스플레이의 스위칭 트랜지스터와 드라이빙 트랜지스터의 활성층을 형성하는 단계;
- <20> 상기 활성층이 형성되어 있는 상기 기판 위에 절연층을 형성하는 단계;
- <21> 상기 절연층 위에 금속층을 형성한 후 이를 패터닝하여 상기 각 활성층에 대응하는 게이트와 상기 커패시터의 하부 전극을 형성하는 단계;
- <22> 상기 게이트에 덮이지 않은 상기 활성층 양측 부분에 불순물을 주입하여 각 활성층 양측에 소스와 드레인을 형성하는 단계;
- <23> 상기 트랜지스터들과 하부 전극 위에 복수의 절연층에 의해 ILD층을 형성하는 단계;
- <24> 상기 ILD층에서 적어도 최하부의 절연층을 제외한 그 상부의 절연층에 상기 하부 전극과 상기 트랜지스터의 소스와 드레인에 대응하는 관통공을 형성하는 단계;
- <25> 상기 활성층의 소스와 드레인에 대응하는 콘택홀을 형성하는 단계; 그리고
- <26> 상기 게이트 및 상기 ILD층 위에 금속층을 형성한 후 이를 패터닝하여 상기 활성층의 각 소스와 드레인들에 연결되는 금속 전극들 및 상기 커패시터의 하부 전극에 대응하는 상부 전극을 형성하는 단계;를 포함한다.
- <27> 이하 첨부된 도면을 참조하면서 본 발명에 따른 유기발광디스플레이 및 그 제조방법에 대해 살펴본다.

- <28> 도 1은 본 발명에 따른 디스플레이 장치의 개략적 구조를 보이는 등가 회로도이며, 도 2는 각 화소의 레이아웃을 보인다. 첨부된 도면과 함께 설명되는 유기 발광디스플레이의 특정한 구조는 본 발명의 실시예로서 본 발명의 기술적 범위를 제한하지 않고, 이러한 본 발명은 발명의 기술적 사상 내에서 다양하게 실시될 수 있다.
- <29> 디스플레이 소자(1)는 유리 또는 플라스틱 기판을 기본 기판으로 이용한다.
- <30> 다수 나란한 X 라인( $X_s$ )과 역시 다수 나란한 Y 라인( $Y_s$ )이 상호 직교하는 방향으로 배치되어 매트릭스 구조를 형성한다. Z 라인( $Z_d$ )은 상기 Y 라인( $Y_s$ )에 소정 간격을 두고 이와 나란하게 배치된다. 상기 X 라인( $X_s$ )과 Y 라인( $Y_d$ ) 및 Z 라인( $Z_d$ ) 들에 의해 에워 쌓인 영역에 각 화소가 마련된다.
- <31> 상기 X 라인( $X_s$ )은 수직주사신호가 인가되는 주사 라인이며, Y 라인( $Y_s$ )은 영상신호인 수평구동신호가 인가되는 데이터 라인이다. 상기 X 라인( $X_s$ )은 수직주사회로에 연결되며, Y 라인( $Y_s$ )은 수평구동회로에 연결된다. 상기 Z 라인( $Z_d$ )은 OLED 작동을 위한 전원 회로(Power Circuit)에 연결된다.
- <32> 각 화소는 2 개의 트랜지스터( $Q_1$ ,  $Q_2$ )와 하나의 스토리지 커패시터( $C_{st}$ )를 구비한다. 각 화소에서 X 라인( $X_s$ )과 Y 라인( $Y_s$ )에 스위칭 트랜지스터( $Q_1$ )의 게이트와 소스가 연결되고 드레인인 드라이빙 트랜지스터( $Q_2$ )의 게이트에 접속된다. 상기 스위칭 트랜지스터( $Q_1$ )의 작동에 의해 인가되는 전하를 축적하여 각 화소별 정보를 저장하는 스토리지 커패시터( $C_{st}$ )는 드라이빙 트랜지스터( $Q_2$ )의 게이트와 소스에 병렬 접속된다. 드라이빙 트랜지스터( $Q_2$ )의 드레인인 OLED의 애노드가 연결된

다. 그리고 OLED의 캐소드(K)는 전체 화소가 공유하는 공통 전극에 해당한다.

<33>

구체적으로, 도 2를 참조하면, 도 2의 상하에 데이터 라인인 Y 라인( $Y_s$ )과 Vdd 라인인 Z 라인( $Z_d$ )이 나란하게 배치되고 이에 직교하는 방향으로 주사라인인 X 라인( $X_s$ )이 배치된다. X 라인( $X_s$ )과 Y 라인( $Y_s$ ) 교차부분에 스위칭 트랜지스터( $Q_1$ )가 위치하고, X 라인( $X_s$ )과 Z 라인( $Z_d$ )의 교차부 가까이에는 드라이빙 트랜지스터( $Q_2$ )가 배치된다. 스위칭 트랜지스터( $Q_1$ )와 드라이빙 트랜지스터( $Q_2$ )의 사이에는 스토리지 커패시터( $C_{st}$ )가 배치된다. 상기 스토리지 커패시터( $C_{st}$ )의 일측 전극( $C_{st-b}$ )은 상기 Z 라인( $Z_d$ )으로 부터 연장되는 부분이며, 타측 전극( $C_{st-a}$ )은 스위칭 트랜지스터( $Q_1$ )의 드레인( $Q_{1d}$ )과 드라이빙 트랜지스터( $Q_2$ )의 게이트( $Q_{2g}$ )에 배선층( $S_1$ )에 의해 연결된다. 스위칭 트랜지스터( $Q_1$ )의 게이트( $Q_{1g}$ )는 S 라인( $X_s$ )으로 부터 연장되는 부분이다.

<34>

도 3은 도 2의 A - A' 선 단면, 즉 스토리지 커패시터( $C_{st}$ )와 드라이빙 트랜지스터( $Q_2$ )의 횡단면을 보인다. 도 3을 참조하면, 기판(11)에  $SiO_2$  또는  $SiON$  등의 절연 물질로 된 버퍼층(12)이 형성되고, 이 위에 스토리지 커패시터( $C_{st}$ )와 드라이빙 트랜지스터( $Q_2$ )가 형성된다. 드라이빙 트랜지스터( $Q_2$ )는 버퍼층(12)위에 형성되는 소스( $Q_{2s}$ ), 및 드레인( $Q_{2d}$ )을 포함하는 다결정 실리콘(p-Si) 층과 그 위의  $SiO_2$  등에 의한 게이트 절연층(13) 및 게이트( $Q_{2g}$ )를 구비한다. 드라이빙 트랜지스터( $Q_2$ ) 위에는  $SiO_2$  및  $SiN_x$  등에 의한 제1절연층(14a) 및 제2절연층(14b)에 의한 ILD층(Interlayer Dielectric Layer, 14)이 형성되어 있다. ILD 층(14)에는 상기 다결정

실리콘층(p-Si)의 소스 및 드레인으로 통하는 비아홀(14s, 14d)이 형성되어 있고 이 위에 금속성 소스 전극(Q2se) 및 드레인 전극(Q2de)이 형성되어 있다.

<35>

한편, 스토리지 커패시터(Cst)는 상기 게이트(Q2g)와 동일물질로 동시에 형성되는 하부 전극(Cst-a) 및 상부 전극(Cst-b) 및 이 사이의 IL층(14)을 포함한다. 상기 상하부 전극 사이에서 IL층(14)은, 본 발명의 특징에 따라 상기 드라이빙 트랜지스터 위에 비해 얇은 두께를 가진다. 즉, 본 발명은 트랜지스터(Q2)에서는 IL층(14)이 전기적 절연을 위한 필요한 충분한 두께를 가지며 상기 스토리지 커패시터(Cst)에서는 IL층(14)의 두께가 다른 부위에 비해 얇은 두께를 가짐으로써 축적 용량이 증가하게 된다. 본 발명은 스토리지 커패시터에서의 유전층의 두께를 얇게 함으로써 스토리지 커패시터의 용량을 키워 스토리지 커패시터의 차지 면적을 줄이고 이로써 하나의 화소에서의 EL 발광영역을 확대할 수 있다. 그리고, 드라이빙 트랜지스터 및 스위칭 트랜지스터의 영역에서는 IL층(14)의 두께를 필요한 만큼 두껍게 함으로써 전기적 절연성을 확보한다. 이를 위하여 본 발명은 드라이빙 트랜지스터 및 스위칭 트랜지스터의 실리콘(p-Si) 위에 2층 또는 그 이상의 적층을 가지는 IL층(14)을 형성하고 스토리지 커패시터 영역에서는 일부층, 본 실시예에는 상부 절연층(14b)에 콘택홀(14b')을 형성함으로써 상하부의 전극(Cst-b, Cst-a) 사이의 간격이 좁게 되도록 한다. 따라서 이러한 구조의 IL층(14)을 형성하기 위해서는 상하 절연층(14b, 14a)이 서로 다른 물질로 형성되어 특정 에칭 조건에 대해 선택성을 가지는 것이 필요하다.

<36>

한편, 상기 스토리지 커패시터(Cst)와 드라이빙 트랜지스터(Q2)의 위에는 절

연층(16)이 형성되고 여기에 상기 드라이빙 트랜지스터(Q2)의 드레인 전극(Q2de) 등 전기적 요소에 대응하는 비아홀(15')이 형성되어 있다. 비아홀(15') 위쪽에는 ITO 등의 투명성 도전물질로 된 애노드(Anode)가 형성되어 있고 이의 일측에는 절연물질로 된 뱅크(BANK)가 형성되어 있다. 상기 애노드(Anode)와 뱅크(Bank) 위에는 공지의 정공수송층, 발광층, 전자수송층 등을 포함하는 OLED 가 형성되고 그 위에 금속성 캐소드(cathode)가 형성되어 있고 캐소드(cathode) 위에는 캐소드(cathode)를 보호하는 패시베이션층(17)이 형성되어 있다. 위의 설명에서는 스위칭 트랜지스터에 대해서 설명되지 않았으나 스위칭 트랜지스터는 드라이빙 트랜지스터와 동시에 제작되고 실리콘, 게이트 절연층, 게이트, ILD 층, 소스 전극 및 드레인 전극들 각각이 동일 물질에 의해 동시에 형성된다.

<37>           전술한 구조의 전계발광 디스플레이의 레이아웃은 실현가능한 본 발명의 구체적인 한 예로서 이러한 레이아웃 및 이의 수정은 본 발명의 기술적 범위를 제한하지 않는다.

<38>           도 4a 내지 도 4f는 상기와 같은 본 발명에 따른 전계발광 디스플레이의 제조방법을 보이는 공정도로서, 각 도의 위쪽은 단위 화소 전체의 레이아웃을 보이며, 아래의 도면은 도 4a의 위쪽 도면에서 A-B 선 단면도로서 스토리지 커패시터와 드라이빙 트랜지스터가 형성되는 부분의 단면도이다.

<39>           도 4a에 도시된 바와 같이, 유리 또는 플라스틱 기판(11)에 공지의 방법에 의해 다결정 실리콘(p-Si)을 형성한 후, 포토레지스트 마스크(PR)를 이용하여 소스 및 드라이빙 트랜지스터의 활성층을 위한 실리콘 아일랜드를 형성한다. 다결정 실

리콘은 비정질 실리콘의 형성 및 이의 결정화 과정을 통해서 얻는다. 상기 포토레지스트 마스크(PR) 및 후에 설명되는 다른 포토 레지스트 마스크는 다음 공정으로 넘어가기 전에 먼저 스트립(strip) 된다.

<40> 도 4b에 도시된 바와 같이 상기 실리콘 아일랜드가 형성되는 기판 위에 게이트 절연층( $\text{SiO}_2$ ) 및 게이트 물질로 AlNd 합금을 순차적으로 증착한 후 마스크(PR)를 이용해 패터닝한다. 이 과정에서 스위칭 트랜지스터 및 드라이빙 트랜지스터의 게이트(Q1g, Q2g) 및 스토리지 커패시터의 하부 전극(Cst-a)가 얻어진다. 여기에서 스위칭 트랜지스터(Q1)의 게이트(Q1g)는 스캔 라인( $X_s$ )과 함께 형성되며 스캔 라인(X)의 일부이다. 이와 같이 게이트가 패터닝된 후 게이트에 덮이지 않은 실리콘 아일랜드의 노출부분에 대해 불순물을 주입하고 열처리에 의해 도핑영역을 활성화한다.

<41> 도 4c에 도시된 바와 같이 상기 기판 위에 전면적으로 제1절연층(14a) 및 제2절연층(14b)를 형성하여 ILD층(14)을 얻는다. 상기 제1절연층(14a, 14b)은 소정의 에칭조건에 대해 선택성을 가진 서로 다른 물질로 형성된다.

<42> 여기에서 사용될 수 있는 물질은  $\text{SiO}_2$ ,  $\text{SiNx}$ , PA(PhotoAcryl), BCB(Benzocyclobutene) 등으로 이들 중에서 제1절연층(14a) 및 제2절연층(14b)의 물질이 선택된다. 상기 ILD층(14)은 둘 이상의 다른 절연층으로 형성될 수 있다.

<43> 도 4d에 도시된 바와 같이, 상기 제2절연층(14b)에서 상기 아일랜드의 소스, 드레인 그리고 위치를 달리하는 트랜지스터들과 커패시터의 전기적 연결을 위한 콘

택홀(14')을 형성한다. 이때에 건식 식각법을 이용함이 바람직하다. 이때에 상기 ILD층(14)이 셋 이상의 절연층으로 이루어지는 경우 상기 윈도우는 위로부터 2 개 또는 그 이상의 절연층에 관통 형성될 수 있으며, 어떠한 경우라도 최소한 스토리지 커패시터의 하부 전극에 직접 접촉되는 제1절연층(14a)은 에칭되지 않고 원래의 상태를 유지한다.

<44> 도 4e에 도시된 바와 같이, 상기 스토리지 커패시터 영역의 윈도우(14")을 덮는 보호층(15)을 형성한 후 상기 비아홀(14') 하부의 제1절연층(14a)을 식각하여 실리콘 아일랜드의 소스와 드레인의 표면을 일부 노출 시킨다.

<45> 도 4f에 도시된 바와 같이, 상기 보호층(15)을 제거한 후 상기 윈도우(14") 위에 스토리지 커패시터(Cst)의 상부 전극(Cst-b)과 트랜지스터의 소스 전극(Q1s, Q2s) 및 드레인 전극(Q1d, Q2d)을 형성한다. 이 공정은 일반적으로 알려진 AlNd 등의 금속층의 형성 및 금속층의 패터닝에 의해 이루어 진다.

<46> 도 4g에 도시된 바와 같이, 상기 기판(11)의 전체 위에 절연층(16)을 형성한 후 상기 드라이빙 트랜지스터(Q2)의 드레인 전극(Q2d)으로 통하는 비아홀(16')을 형성한다.

<47> 도 4h에 도시된 바와 같이, 상기 절연층(16)의 비아홀(16') 위에 IT0 등의 투명 도전성 물질로 애노드(anode)를 형성한다. 역시 여기에는 애노드 물질의 증착 및 이의 패터닝 과정이 수반된다.

<48> 도 4i에 도시된 바와 같이, 상기 애노드(anode)가 형성되지 않은 절연층(16)의 일측에 절연물질 예를 들어 PA로 बैं크를 형성한 후 일반적인 공정을 통해 도



1 내지 도 3에 도시된 형태의 본 발명에 따른 유기발광디스플레이를 완성한다.

<49> 위에서 설명된 제조방법은 본 발명에 따라 제조된 단결정 실리콘필름을 이용하여 TFT를 제조하는 일례로서 다양한 변경이 가능하다. 특히 본 발명의 유기발광 디스플레이소자 및 이의 제조방법에 이용되는 물질은 유기발광디스플레이의 제조에 사용되는 일반적인 물질이 사용되며 따라서 이러한 물질의 종류에 의해 본 발명의 기술적 범위가 제한되지 않는다.

### 【발명의 효과】

<50> 상기와 같은 본 발명에 따르면 적어도 2 층의 절연층으로 된 ILD층을 사용하고 그리고 스토리지 커패시터의 영역에서는 일부 층이 제거됨으로써 스토리지 커패시터의 용량의 증대에 따른 스토리지 커패시터의 차지 면적의 감소가 가능하다. 이와 같이 스토리지 커패시터의 차지면적의 감소에 더하여 스토리지 커패시터 외의 다른 영역에서는 ILD 층이 인접한 상하 적층 간의 전기적 절연에 필요한 충분한 두께를 가질 수 있다.

<51> 이러한 본 발명에 따르면 한정된 화소영역에서 스토리지 커패시터의 차지면적으로 줄이고 반면에 OLED 가 차지하는 면적을 증대시킬 수 있다. 따라서 본 발명에 따르면 종래에 비해 화소별 OLED의 차지면적이 등대하므로 휘도가 증대한다.

<52> 이러한 본 발명은 기판 재료로 플라스틱이 이용되는 유기발광디스플레이에 적용되기에 적합하다.

<53> 이러한 본원 발명의 이해를 돕기 위하여 몇몇의 모범적인 실시예가 설명되고



첨부된 도면에 도시되었으나, 이러한 실시예들은 단지 넓은 발명을 예시하고 이를 제한하지 않는다는 점이 이해되어야 할 것이며, 그리고 본 발명은 도시되고 설명된 구조와 배열에 국한되지 않는다는 점이 이해되어야 할 것이며, 이는 다양한 다른 수정이 당 분야에서 통상의 지식을 가진 자에게 일어날 수 있기 때문이다.

## 【특허청구범위】

### 【청구항 1】

기판에 배열되는 각 화소마다 마련되는 OLED;

복수의 TFT 및 스토리지 커패시터를 포함하는 회로부;

복수의 절연층을 가지는 것으로, 상기 커패시터의 양 전극 사이에 위치하는 제1영역과 상기 TFT 등을 덮는 제2영역을 가지는 ILD층;을 구비하며,

상기 ILD층의 적어도 하나의 절연층에 하부의 다른 절연층의 노출되는 원도우가 형성되어 상기 제1영역에서 상기 ILD층의 두께가 제2영역에 비해 얇은 두께를 가지는 것을 특징으로 하는 유기발광디스플레이.

### 【청구항 2】

제 1 항에 있어서,

상기 기판은 유리 기판과 플라스틱 기판 중의 어느 하나의 기판인 것을 특징으로 하는 유기발광 디스플레이.

### 【청구항 3】

제 1 항에 있어서,

상기 복수의 절연층들은 서로 다른 물질로 형성된 것을 특징으로 하는 유기발광 디스플레이.

### 【청구항 4】

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,

상기 ILD층은 제1절연층과 제2절연층을 포함하는 것을 특징으로 하는 유기발광 디스플레이.

#### 【청구항 5】

제 4 항에 있어서,

상기 제1절연층과 제2절연층은 각각 SiO<sub>2</sub>, SiN<sub>x</sub>, PA(Photo Acrylic), BCB(Benzocyclobutene)으로 이루어지는 그룹에서 선택된 서로 다른 어느 하나의 물질로 형성되는 것을 특징으로 하는 유기발광 디스플레이.

#### 【청구항 6】

제 1 항에 있어서,

상기 절연층들은 SiO<sub>2</sub>, SiN<sub>x</sub>, PA(Photo Acrylic), BCB(Benzocyclobutene)으로 이루어지는 그룹에서 선택된 서로 다른 어느 하나의 물질로 형성되는 것을 특징으로 하는 유기발광 디스플레이.

#### 【청구항 7】

화소마다 마련되는 OLED, 복수의 TFT 및 스토리지 커패시터를 포함하는 유기발광디스플레이를 제조하는 방법에 있어서,

기판 상에 스위칭 트랜지스터와 드라이빙 트랜지스터의 활성층을 형성하는 단계;

상기 활성층을 포함하여 상기 기판 위에 절연층을 형성하는 단계;

상기 절연층 위에 금속층을 형성한 후 이를 패터닝하여 상기 각 활성층에 대

응하는 게이트와 상기 커패시터의 하부 전극을 형성하는 단계;

상기 게이트에 덮이지 않은 상기 활성층 양측 부분에 불순물을 주입하여 각 활성층 양측에 소스와 드레인을 형성하는 단계;

상기 게이트와 하부 전극 위에 복수의 절연층에 의해 ILD층을 형성하는 단계;

상기 게이트와 소스, 드레인, 커패시터의 하부전극 위에 상기 ILD층에서 적어도 최하부의 절연층을 제외하고 나머지 절연층을 에칭하여 콘택홀을 형성하는 단계;

상기 커패시터위의 절연층위에 보호층을 형성한 후 나머지 부분의 콘택홀을 형성하는 단계; 그리고

상기 게이트 및 상기 ILD층 위에 금속층을 형성한 후 이를 패터닝하여 상기 활성층의 각 소스와 드레인들에 연결되는 전극들 및 상기 커패시터의 하부 전극에 대응하는 상부 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기발광 디스플레이의 제조방법.

#### 【청구항 8】

제 7 항에 있어서,

상기 기판은 유리 기판과 플라스틱 기판 중의 어느 하나의 기판인 것을 특징으로 하는 유기발광 디스플레이.

**【청구항 9】**

제 7 항에 있어서,

상기 복수의 절연층들은 서로 다른 물질로 형성된 것을 특징으로 하는 유기 발광 디스플레이.

**【청구항 10】**

제 7 항 내지 제 9 항 중의 어느 한 항에 있어서,

상기 ILD층은 제1절연층과 제2절연층을 포함하는 것을 특징으로 하는 유기 발광 디스플레이.

**【청구항 11】**

제 10 항에 있어서,

상기 제1절연층과 제2절연층은 각각 SiO<sub>2</sub>, SiN<sub>x</sub>, PA(Photo Acrylic), BCB(Benzocyclobutene)으로 이루어지는 그룹에서 선택된 서로 다른 어느 하나의 물질로 형성되는 것을 특징으로 하는 유기발광 디스플레이.

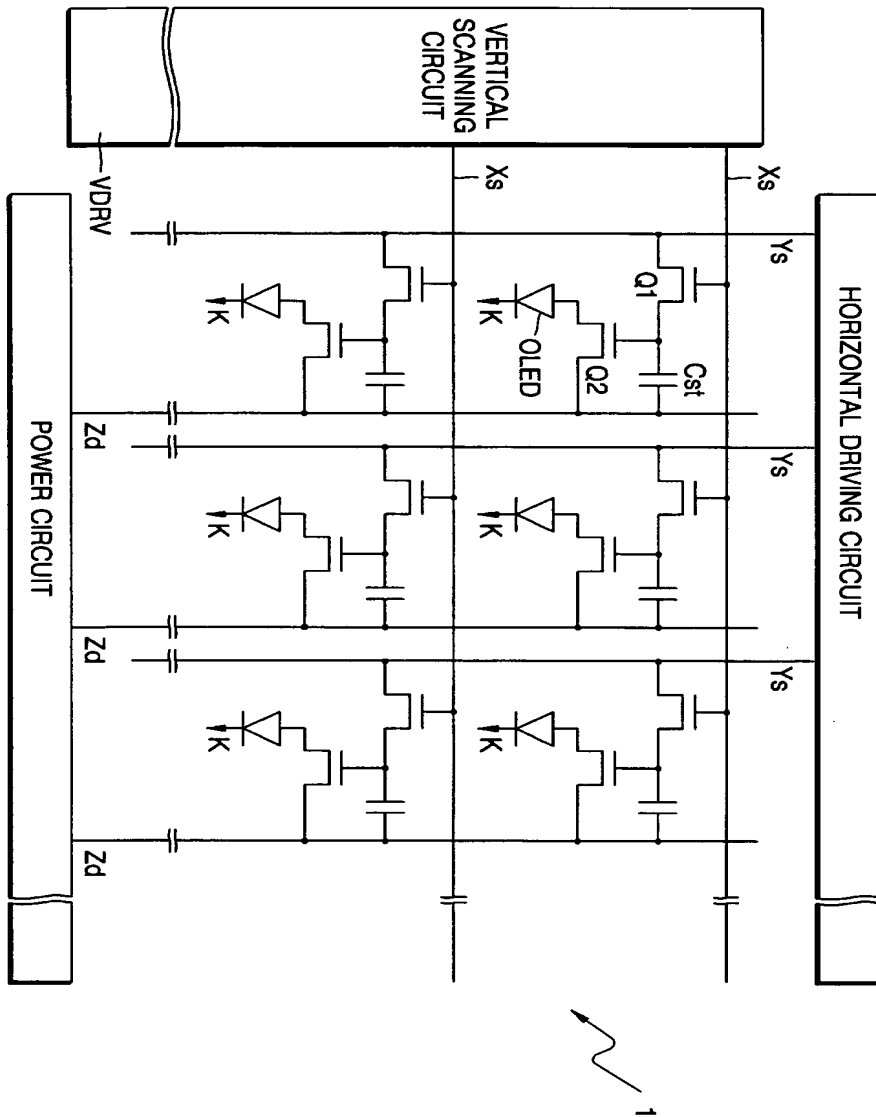
**【청구항 12】**

제 7 항에 있어서,

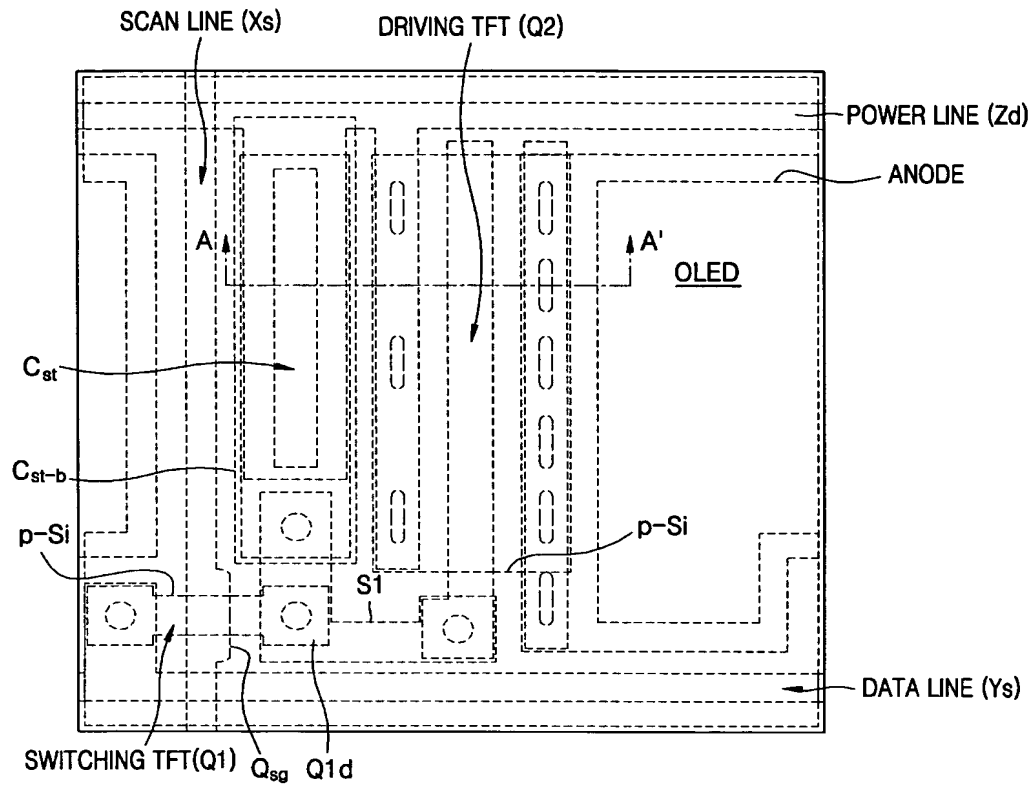
상기 절연층들은 SiO<sub>2</sub>, SiN<sub>x</sub>, PA(Photo Acrylic), BCB(Benzocyclobutene)으로 이루어지는 그룹에서 선택된 서로 다른 어느 하나의 물질로 형성되는 것을 특징으로 하는 유기발광 디스플레이.

【도면】

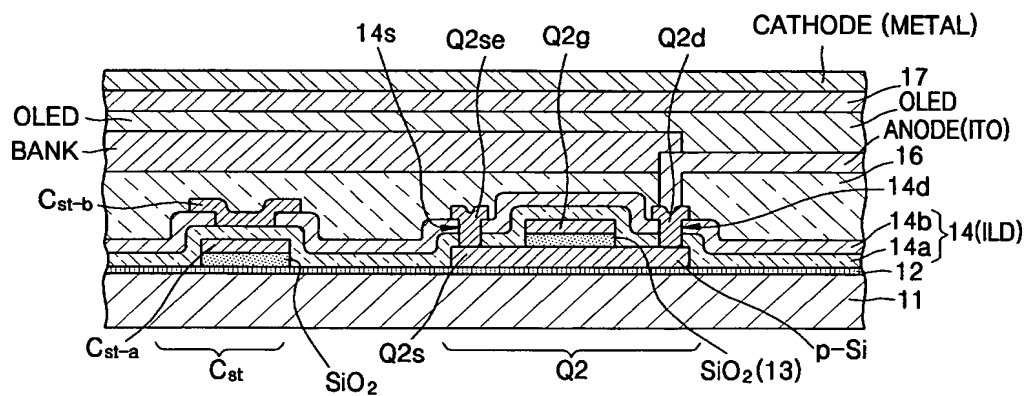
【도 1】



【図 2】

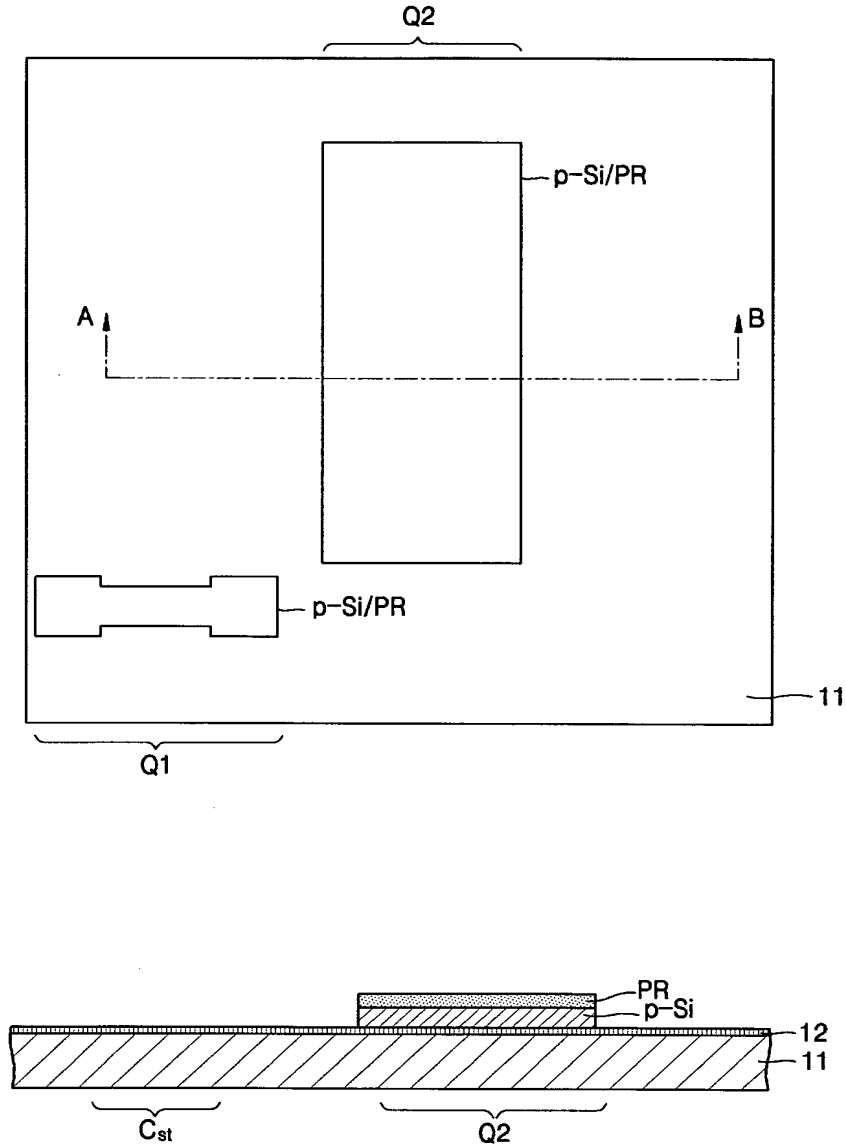


【図 3】

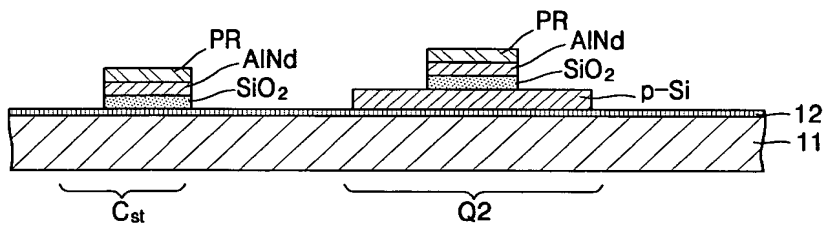
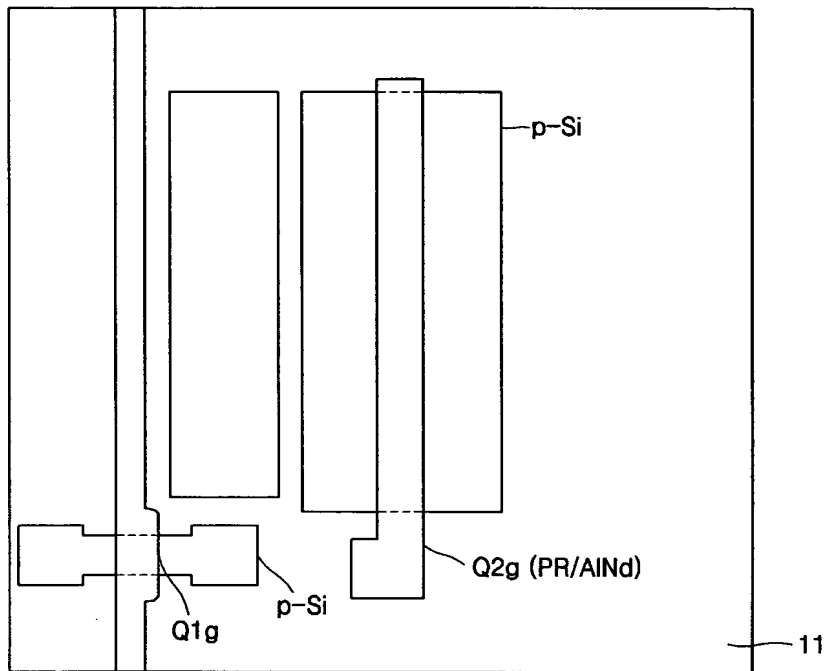




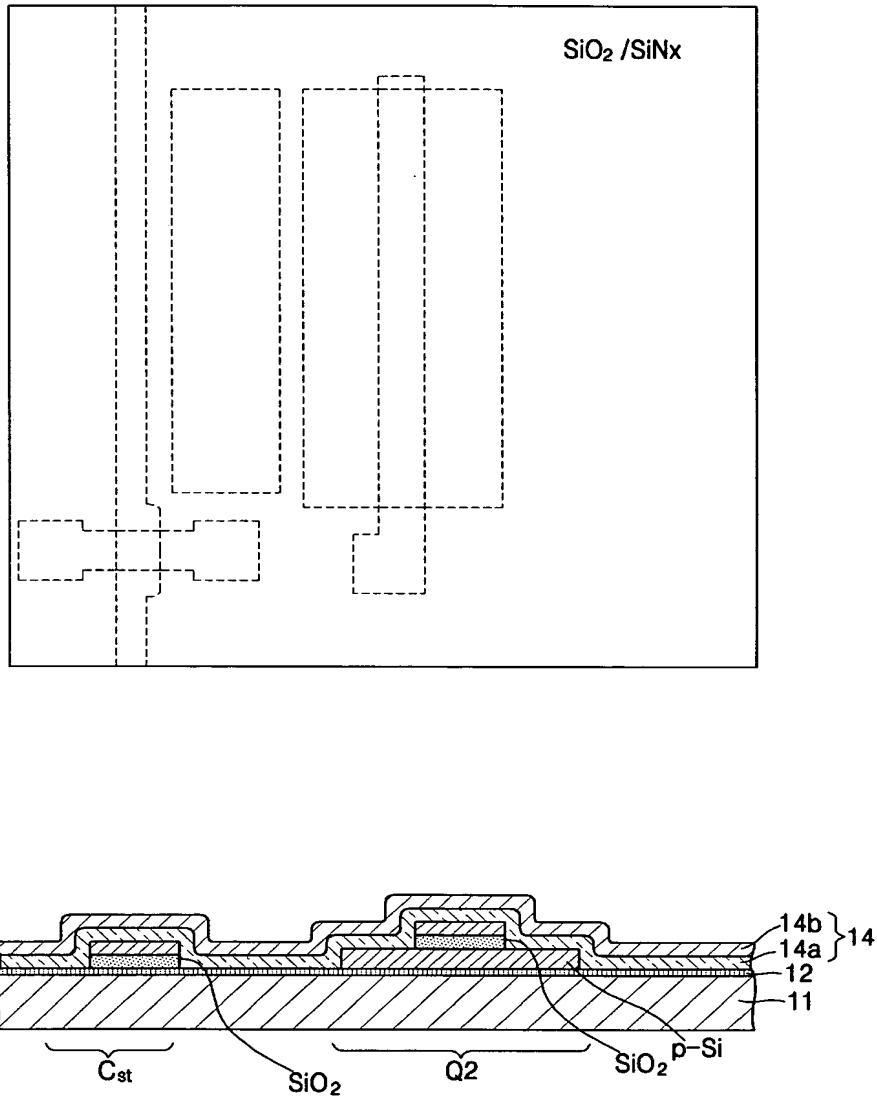
【도 4a】



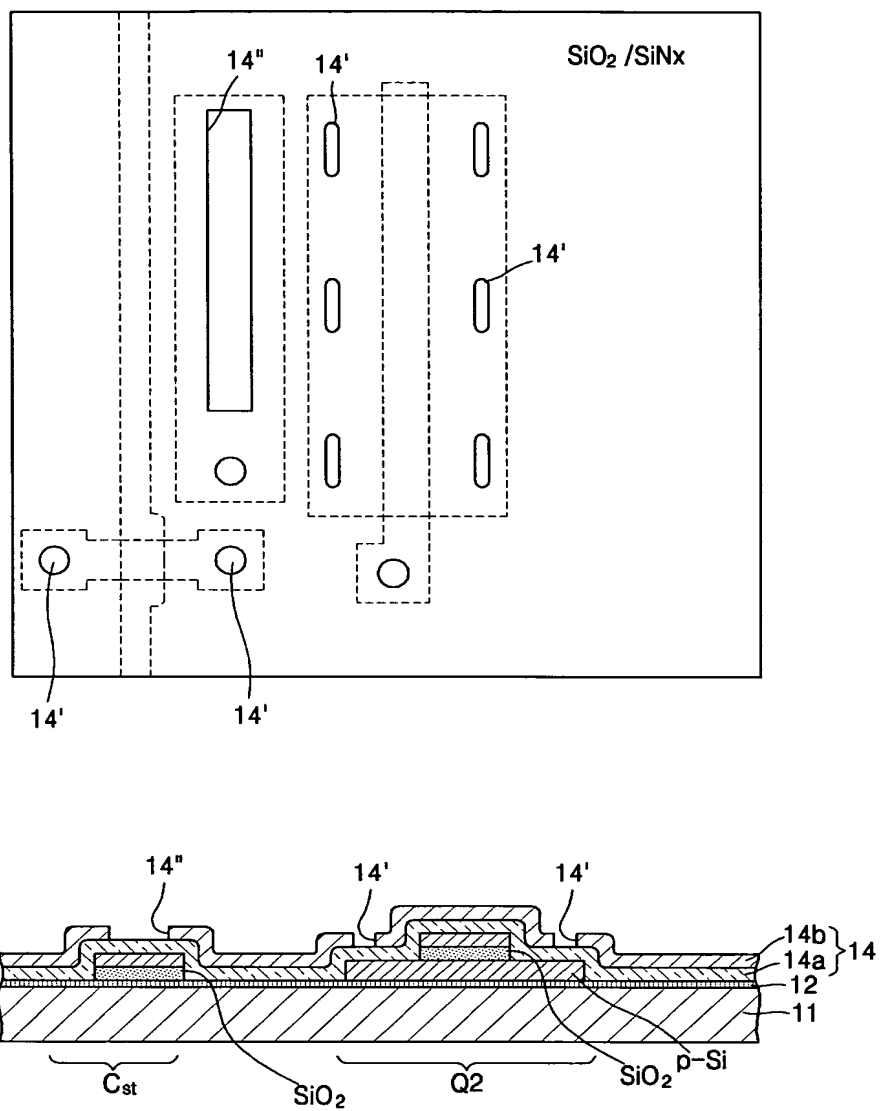
【도 4b】



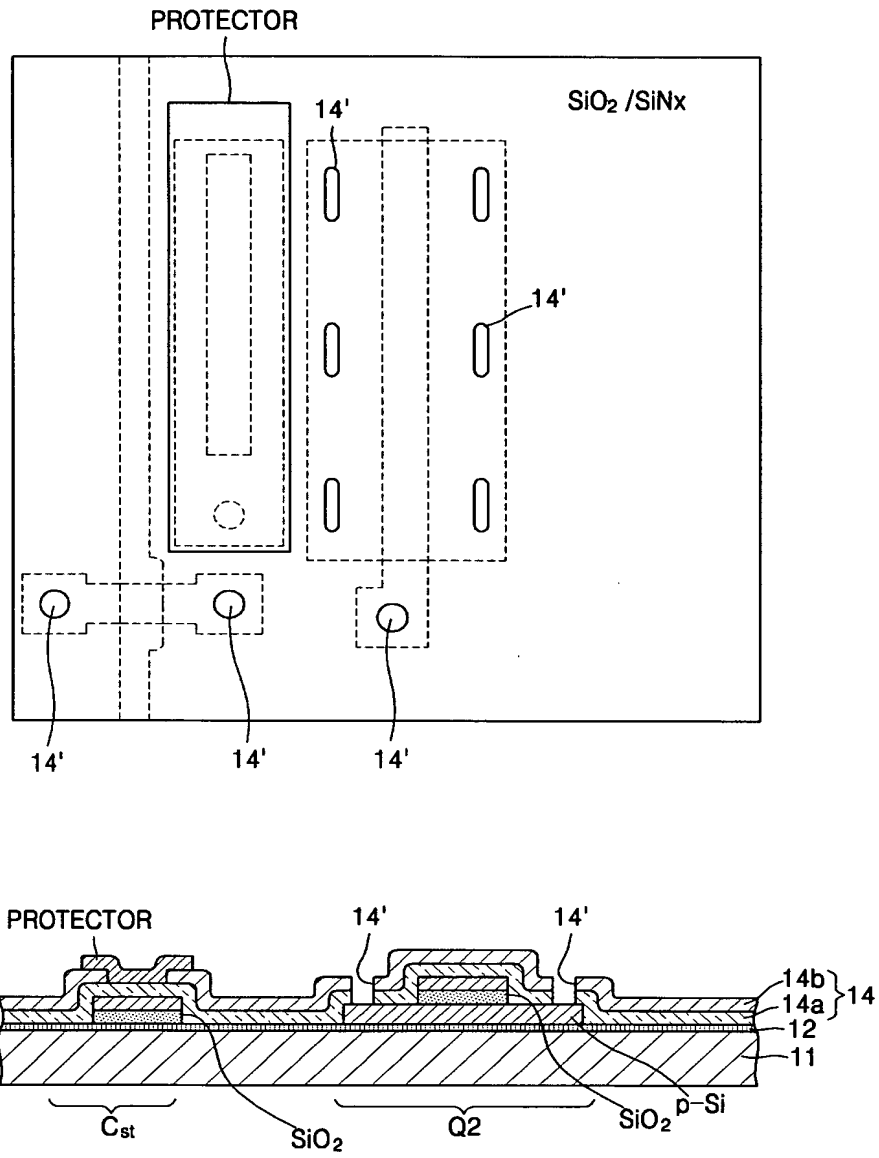
【도 4c】



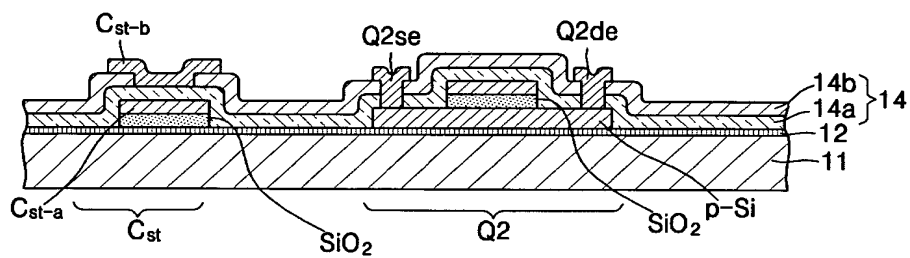
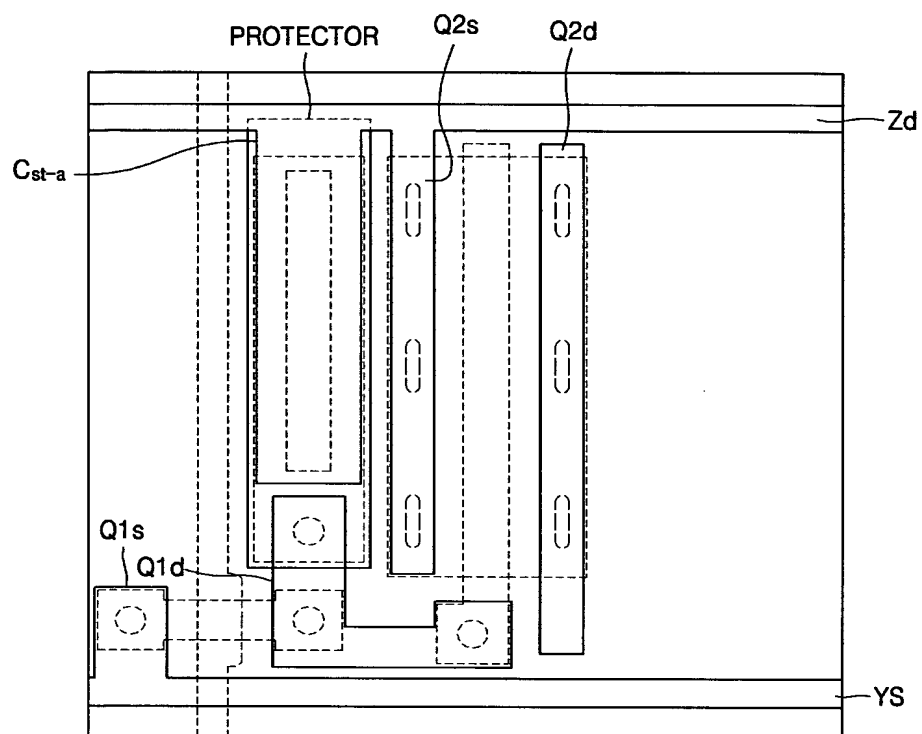
【도 4d】



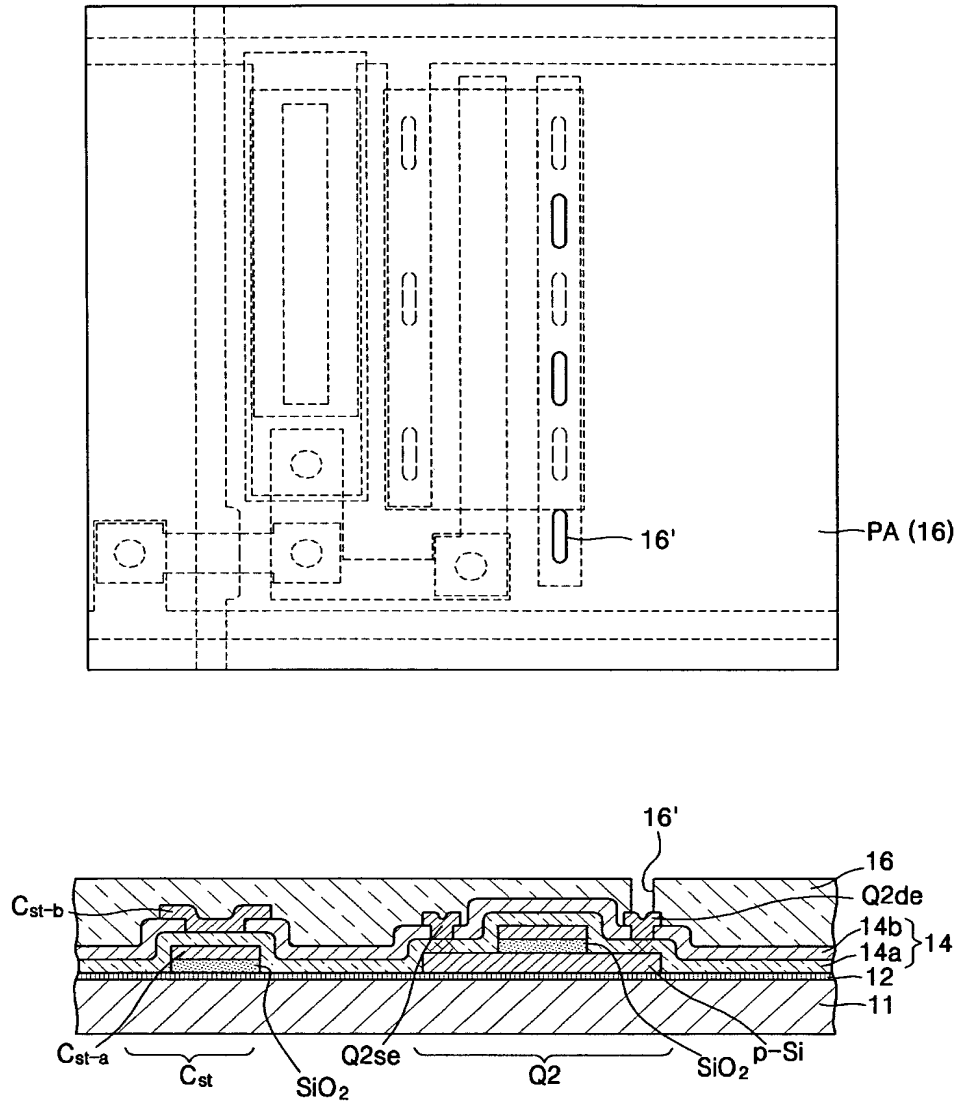
【図 4e】



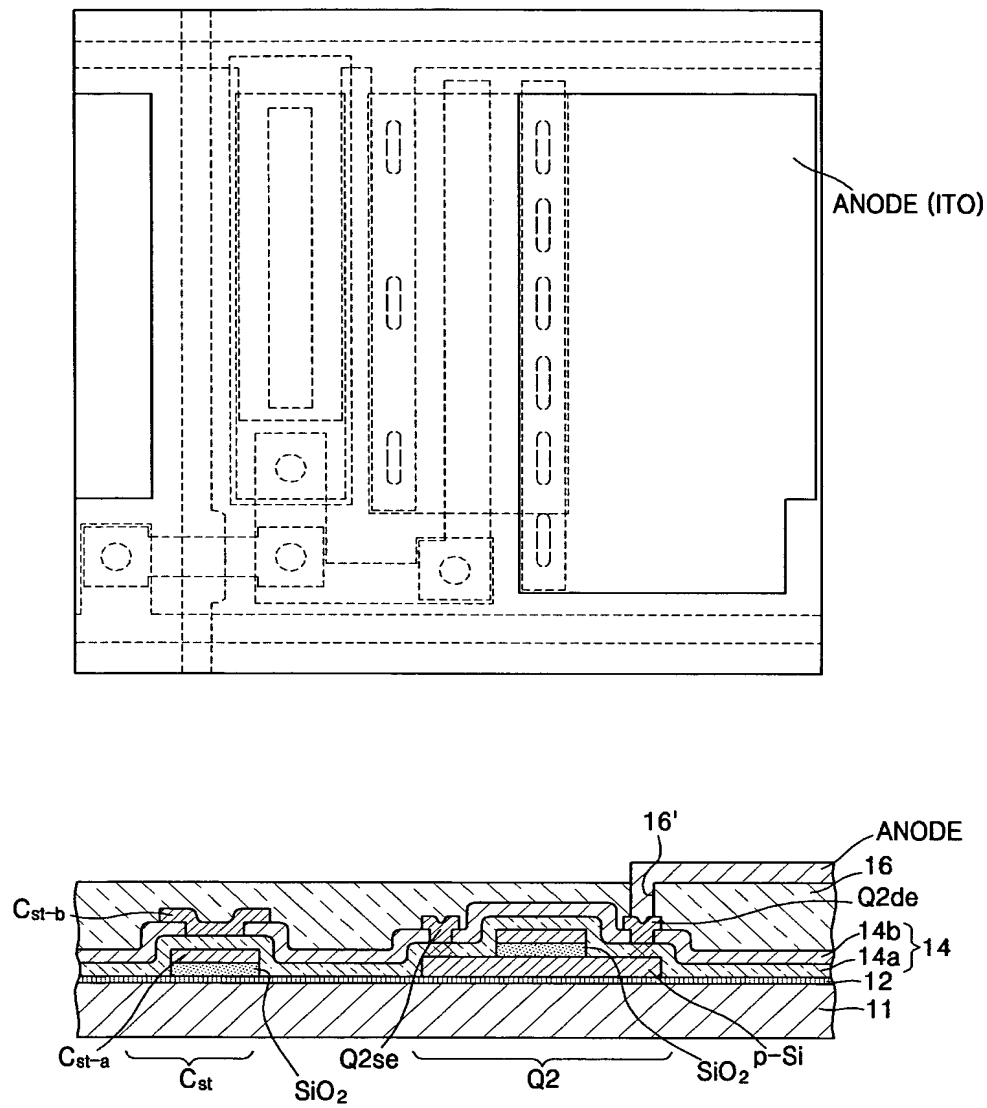
【도 4f】



【도 4g】



【도 4h】





【도 4i】

